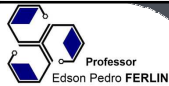
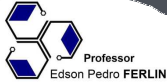


# Memórias em Semicondutores

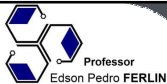
*Prof. Edson Pedro Ferlin*



- **Objetivos**
  - Estudar as memórias em semicondutores presentes nos computadores
  
- **Conteúdos**
  - Estrutura
  - Tipos



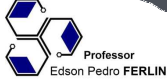
- Usadas para manter os dados e programas a serem acessados diretamente pelo microprocessador.
- Os bits são armazenados em células de memória implementadas em pastilha semicondutora.
- A identificação das informações armazenadas é feita por endereços binários. O acesso (leitura/escrita) é feito por ativação de sinais elétricos.
- As informações são acessadas de forma aleatória (*random access*), ou seja, o tempo de acesso é igual para qualquer endereço.
- A unidade de acesso é a palavra binária, sendo que o número de bits da palavra depende da arquitetura do microprocessador.
- Apresenta baixo tempo de acesso (ordem de nanosegundos), limitado pelo atraso de tempo intrínseco dos componentes integrados na pastilha.



## Classificação

### Volatilidade/Persistência dos dados

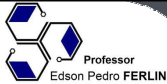
- Memória Voláteis  
Os dados permanecem armazenados enquanto a alimentação da pastilha (CI) for mantida.
- Memórias não-voláteis  
Os dados são mantidos inalterados mesmo após a retirada da alimentação do CI.



## Classificação

### Acessos de leitura/escrita (R/W)

- Memórias somente de leitura (*read only memories* – ROMs)  
Durante a operação normal, os dados só podem ser lidos.  
Usadas para armazenamento de programas permanentes ou dados constantes.
- Memórias de leitura e escrita (*read and write memories* – RWMs)  
Os dados podem ser lidos e alterados durante a operação normal.  
Usadas para o armazenamento de programas e dados temporários que podem ser alterados durante a operação do microprocessador.



## Classificação

### Memórias ROM: Programabilidade

- Memórias apenas de leitura (ROM)  
As informações são gravadas no processo de fundição da pastilha e não podem ser alteradas pelo usuário.
- Memórias apenas de leitura e programáveis (PROMs)  
As informações podem ser gravadas pelo usuário, mas não podem ser alteradas.
- Memórias apenas de leitura programáveis e alteráveis (EPROMs)  
A memória podem ser gravadas e alteradas pelo usuário.

## Classificação

### Memórias RWM: dinâmica de armazenamento dos dados

- **Memórias estáticas** (*static RAMs - SRAMs*)

Os dados permanecem inalterados enquanto o CI estiver alimentado.

- **Memórias dinâmicas** (*dynamic RAMs - DRAMs*)

Enquanto a alimentação é mantida no CI, os dados precisam ser reavivados (*refreshed*) periodicamente.

## Tipos de Memórias

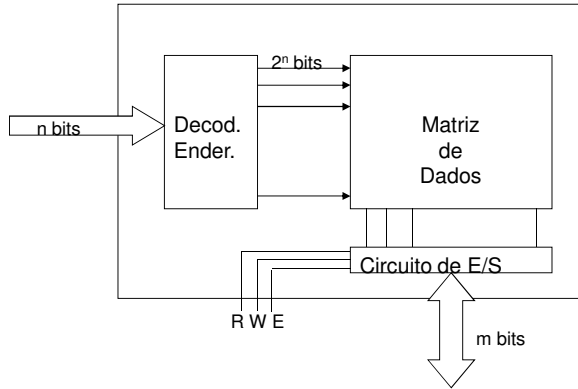
### RAM (*Random Access Memory*)

- SRAM (*Static RAM*)
- DRAM (*Dynamic RAM*)
  - SDRAM (*Synchronous DRAM*)
  - EDO-RAM (*Extended Data Out RAM*)

### ROM (*Read Only Memory*)

- ROM *Mask*
- PROM (*Programmable ROM*)
- EPROM (*Erased PROM*)
  - UVROM (*UltraViolet PROM*)
  - EEPROM (*Electric EPROM*)
  - FLASH

## Layout Interno do CI



Palavra Endereços → Identifica a palavra a ser acessada.

Decodificador de Endereços → Recebe a palavra de endereço (n bits) e ativa a linha correspondente da matriz de dados que armazena a palavra endereçada.

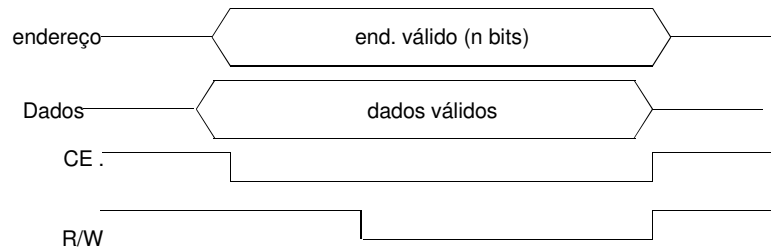
Matriz de dados → Contém as células de memória (1 bit) organizadas de forma a representar  $2^n$  palavras de  $m$  bits cada. As células básicas são implementadas em circuitos que dependem do tipo de memória (ROM, RAM).

Palavra de Dados (m bits) → Representa a palavra acessada.

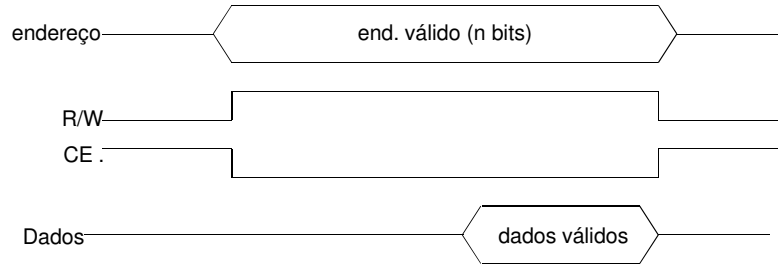
Sinais de controle → Indicam o acesso (R,W) e a habilitação do CI.

Circuitos de E/S → Conjunto de *drivers* responsáveis por armazenar ou ler os bits em cada célula e conectar a matriz de dados com o barramento de dados.

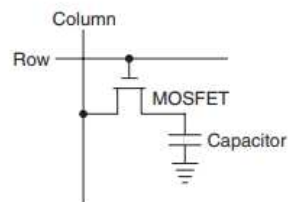
## Operação de Escrita



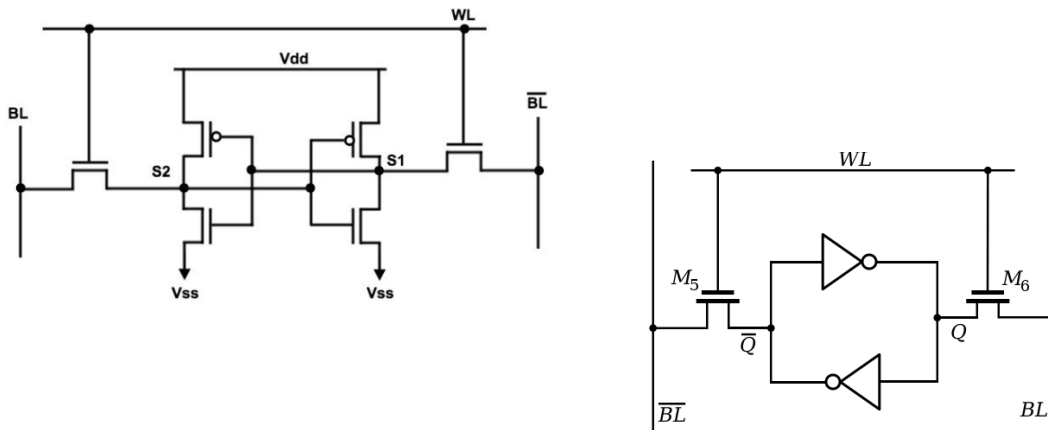
## Operação de Leitura



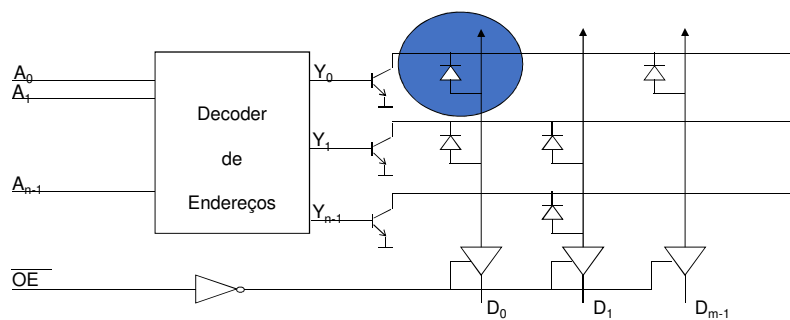
## Célula DRAM



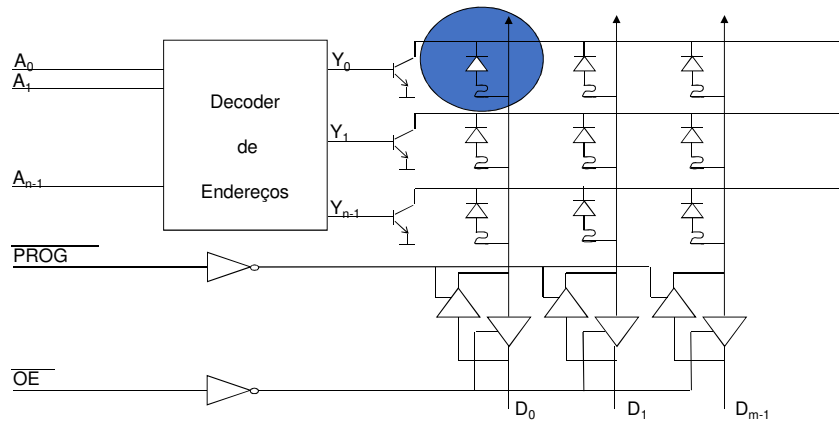
## Célula SRAM



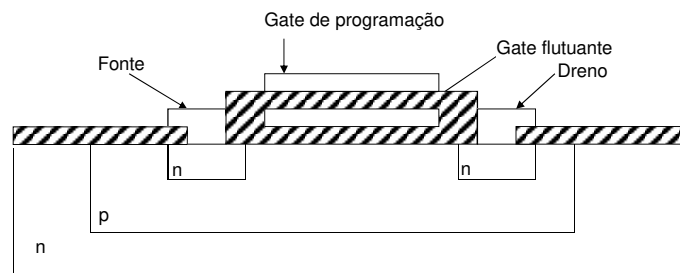
## Célula ROM Mask



## Célula PROM



## Célula EPROM

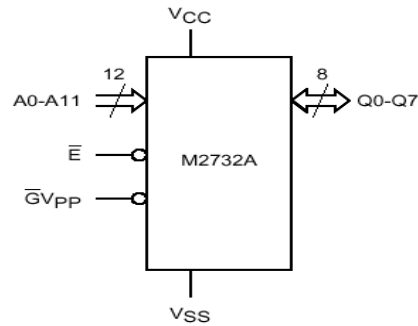


## Exemplo de CI

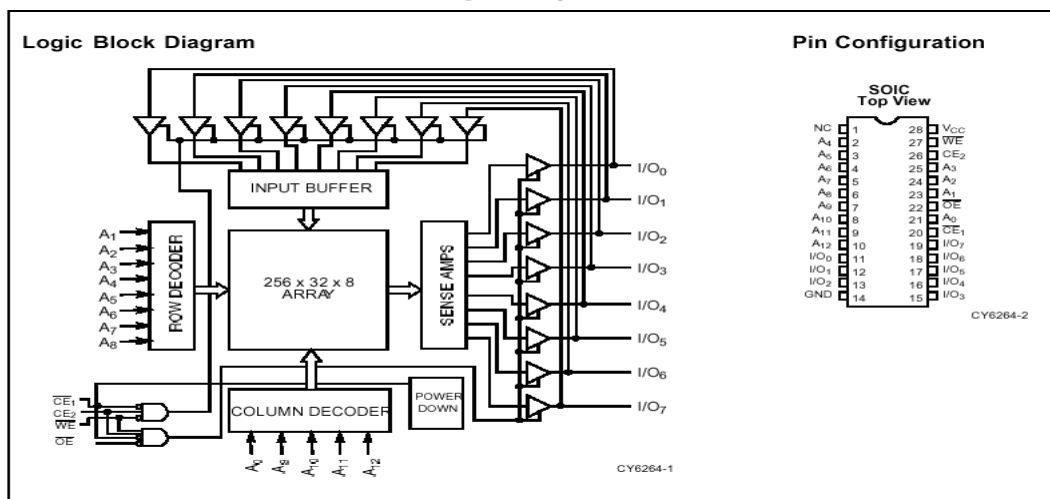
### DESCRIPTION

The M2732A is a 32,768 bit UV erasable and electrically programmable memory EPROM. It is organized as 4,096 words by 8 bits. The M2732A with its single 5V power supply and with an access time of 200 ns, is ideal suited for applications where fast turn around and pattern experimentation one important requirements.

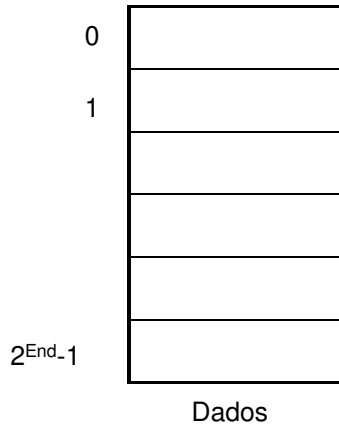
The M2732A is housed in a 24 pin Window Ceramic Frit-Seal Dual-in-Line package. The transparent lid allows the user to expose the chip to ultraviolet light to erase the bit pattern. A new pattern can be then written to the clerice by following the programming procedure.



## Configuração Interna



## Organização da Memória



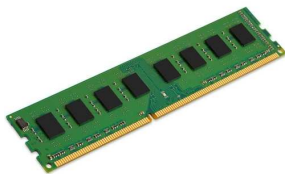
- Célula de memória (armazena um bit)
- CIs de memória (tamanho limitado)
- Bancos de memória (expansão da capacidade e largura)

- End = nº bits de endereço
- Dados = nº bits de dados

## “Pente de Memória”

Exemplo: Toshiba

- 514400 (1Mx4)
- 511000 (1Mx1)

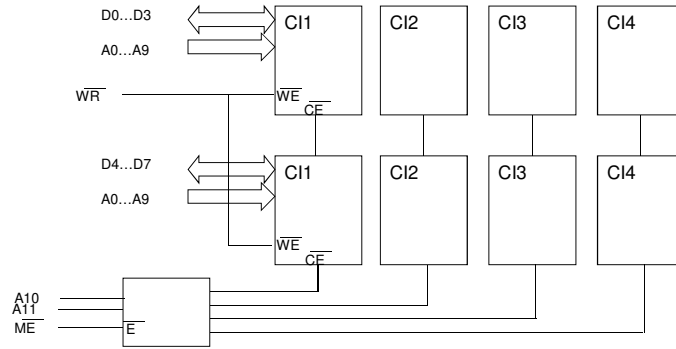


1Mx4	1Mx4	1Mx1
------	------	------

1Mx8	1Mx1
------	------

Pente de 1Mbyte com paridade

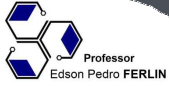
## Bancos de Memória



## Latência – Tempo de Acesso

**SPEED VS. LATENCY AS MEMORY TECHNOLOGY HAS MATURED (INDUSTRY STANDARDS)**

TECHNOLOGY	MODULE SPEED (MT/s)	CLOCK CYCLE TIME (ns)	CAS LATENCY (CL)	TRUE LATENCY (ns)
SDR	100	8.00	3	24.00
SDR	133	7.50	3	22.50
DDR	333	6.00	2.5	15.00
DDR	400	5.00	3	15.00
DDR2	667	3.00	5	15.00
DDR2	800	2.50	6	15.00
DDR3	1333	1.50	9	13.50
DDR3	1600	1.25	11	13.75
DDR4	1866	1.07	13	13.93
DDR4	2133	0.94	15	14.06
DDR4	2400	0.83	17	14.17
DDR4	2666	0.75	18	13.50



## Contato



[eferlin@live.com](mailto:eferlin@live.com)



(BLOG) [professorferlin.blogspot.com](http://professorferlin.blogspot.com)

(SITE) [professorferlin.webnode.com.br](http://professorferlin.webnode.com.br)

(YOUTUBE) [ProfEdsonPedroFerlin](https://www.youtube.com/ProfEdsonPedroFerlin)